

Practical, hands-on
introduction to Boundary Scan



Boundary Scan Test and Analysis Workshop

„Testen Sie Ihren Prototypen auf Hardwarefehler“. Während diesem eintägigen Workshop führen wir Sie in das Thema "Boundary Scan" ein. Angesprochen sind alle, die in den Bereichen Elektronikentwicklung, PCB-Design, Test und Produktion tätig sind. Anhand von praktischen Hands-On Beispielen, gewinnen Sie einen überzeugenden Eindruck über das Boundary Scan Test und Analyseverfahren.

- Praxisgerechte Einführung in den JTAG, Boundary Scan Standard IEEE 1149.x
- Übertragen und Test der JTAG (JTAG Chain Debugger)
- Werkzeuge zum Testen von JTAG fähigen Boundary Scan Komponenten, z.B. FPGA's oder BGA's (XJAnalyser)
- Allgemeine Einführung in den Baugruppentest unter Verwendung der JTAG Kette (XJDeveloper)
- Tipps und Tricks zum JTAG gerechten Stromlaufplan
- Fehlersuche beim JTAG Verbindungstest
- Testen von nicht JTAG fähigen Bauelementen wie Speicher oder Flash Bausteine unter Verwendung von Boundary Scan
- Baugruppentests in der Fertigung (XJRunner)

Agenda (Mägenwil)

09:15 Arrive, coffee

09:30 Introductory presentation (history/background and outline theory)

10:30 Interacting with JTAG devices

11:30 Board testing, including connection testing and non-JTAG device testing

12:30 Lunch

13:30 Describing a circuit to enable JTAG testing

15:00 Coffee

15:15 Test development for non-JTAG devices

16:00 Test coverage analysis

16:30 Close

Kosten

Kostenlos, inkl. Dokumentation, Zertifikat, Getränke und Mittagessen

Anmeldung

<http://www.FlowCAD.ch/de/news/events>

Practical, hands-on
introduction to Boundary Scan



Boundary Scan Test and Analysis Workshop

« Testez votre prototype pour éviter l'apparition ultérieure de défauts matériels ». Pendant l'atelier d'un jour, nous vous donnons l'introduction au sujet « Boundary Scan ». Cet atelier est adressé à tous ceux qui sont actifs dans les domaines de développement électronique, PCB design, test et fabrication. A l'aide des exemples de la pratique « Hands-On », vous gagnez une impression concluante sur la méthode d'analyse « Boundary Scan ».

- Introduction adaptée à la pratique dans JTAG, Boundary Scan Standard IEEE 1149.x
- Intégration et test de la chaîne JTAG (JTAG Chain Debugger)
- Outils pour tester des composants Boundary Scan, apte JTAG, p.ex. FPGA's ou BGA's (XJAnalyser)
- Introduction générale dans le test de modules en utilisant la chaîne JTAG (XJDeveloper)
- Trucs et astuces pour le schéma conforme JTAG
- Recherche d'erreurs pendant le test de connexion JTAG
- Test de composants non JTAG en tant que mémoire ou composants Flash en utilisant Boundary Scan
- Tests de modules dans la fabrication (XJRunner)

Agenda (Mägenwil)

09:15 Arrive, coffee

09:30 Introductory presentation (history/background and outline theory)

10:30 Interacting with JTAG devices

11:30 Board testing, including connection testing and non-JTAG device testing

12:30 Lunch

13:30 Describing a circuit to enable JTAG testing

15:00 Coffee

15:15 Test development for non-JTAG devices

16:00 Test coverage analysis

16:30 Close

Coûts

Sans frais, documentation, certificat, boissons et repas y compris

Registration

<http://www.flowcad.ch/fr/actualites/events>

Practical, hands-on
introduction to Boundary Scan



Boundary Scan Test and Analysis Workshop

This Workshop gives you an overview of „Boundary Scan“ technology. It is addressed to all, who are working in the fields of electronics development, PCB Design, testing and production. Based on the hands-on examples, you will gain a good impression of the Boundary Scan method.

- Introduction to JTAG, Boundary Scan Standard IEEE 1149.x
- Transferring and Testing the JTAG chain (JTAG Chain Debugger)
- Tools for testing JTAG Boundary Scan capable components, e.g. FPGA's or BGA's (XJAnalyser)
- General introduction to board testing using JTAG chain (XJDeveloper)
- Tips and tricks for JTAG compliant designs
- Troubleshooting problems with JTAG connection test
- Testing of non-JTAG compliant devices such as memory or Flash memory chips using Boundary scan
- Module test in production (XJRunner)

Content / Agenda (Mägenwil)

- 09:15 Arrive, coffee**
09:30 Introductory presentation (history/background and outline theory)
10:30 Interacting with JTAG devices
11:30 Board testing, including connection testing and non-JTAG device testing
12:30 Lunch
13:30 Describing a circuit to enable JTAG testing
15:00 Coffee
15:15 Test development for non-JTAG devices
16:00 Test coverage analysis
16:30 Close

Costs

No costs, handouts, certificate and lunch inclusive

Registration

<http://www.flowcad.ch/en/news/events>