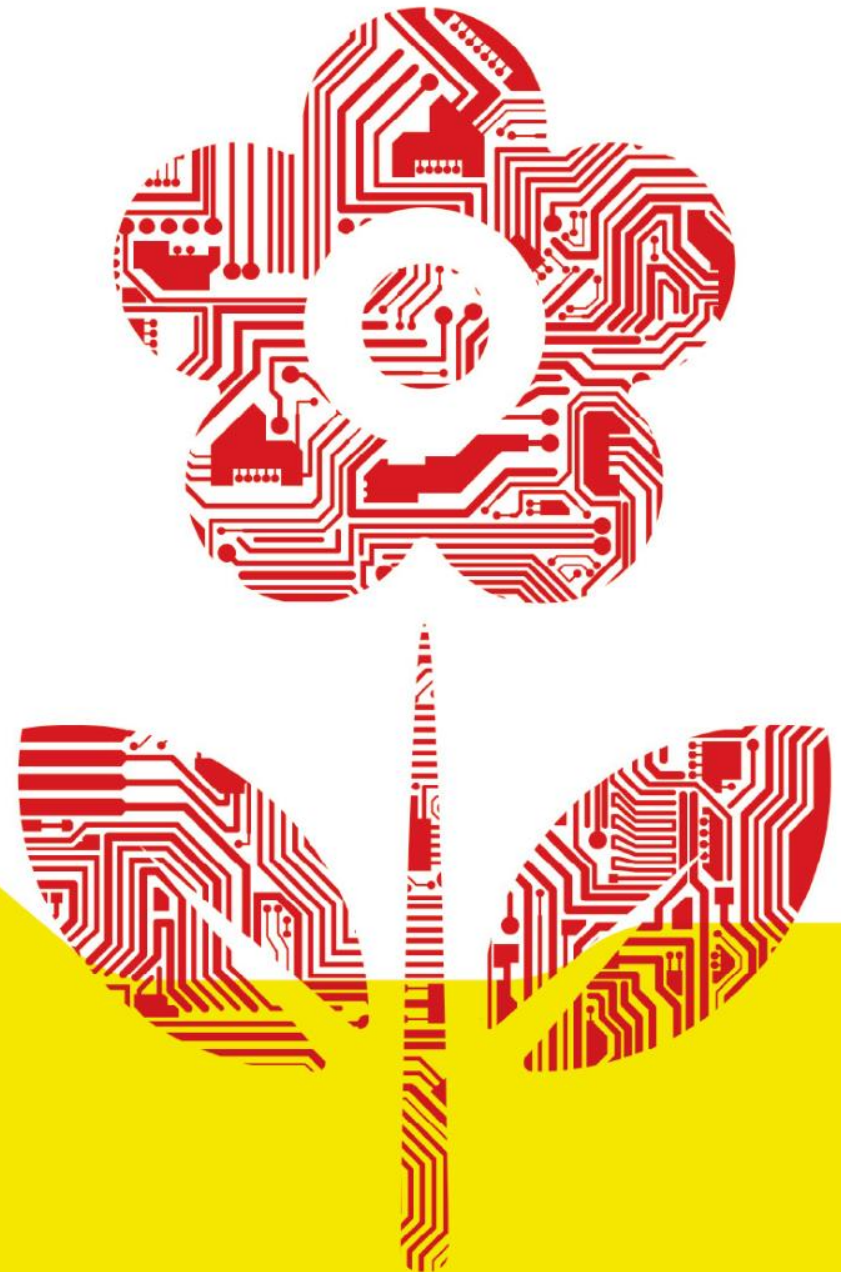


Herstellung einer Multilayer Leiterplatte kurz und bündig erklärt



FINELINE
EXCELLENCE IN PCB

Albert Schweitzer
Fine Line Gesellschaft
für Leiterplattentechnik mbH
Itterpark 4, D-40724

© Copyright Fine Line

07.10.2016 Vers. 1.0

Allgemeines

Nur wer den Herstellungsprozess einer Leiterplatte kennt, kann mögliche Kosteneinsparpotenziale bei der Leiterplatte nutzen.

Deshalb möchte ich Ihnen im folgenden Vortrag Ein Basiswissen vermitteln, wie eine Multilayer Leiterplatte hergestellt wird.

Herstellung einer Leiterplatte

Wichtige Anmerkung:

Die folgend dargestellten Produktionsprozesse sind in der Leiterplattenindustrie sehr verbreitet. Es ist jedoch wichtig zu wissen, dass für jeden hier beschriebenen Produktionsschritt verschiedene Alternativen existieren. Bedingt durch neue Technologien ist der Leiterplattenproduktions-Prozess einem stetigen Wandel unterworfen.

Die Arbeitsschritte beim Herstellen einer Leiterplatte

The steps to manufacture a PCB

Herstellen einer Leiterplatte		Manufacturing of a PCB	
Arbeitsschritt		Step	
01	Aufbereitung der Kundendaten	01	DFM – Design for Manufacturing
02	Technische Fragen	02	Engineering Questions
03	Materialvorbereitung	03	Preparation of Material
04	Arbeitsfilmerstellung mittels Laserplotter	04	Preparation of Artwork
05	Reinigungsprozess des Innenlagenkerns	05	Pre-Clean process of innerlayer core
06	Laminieren des Innenlagenkerns	06	Inner layer dry film lamination
07	Belichtung und Entwicklung d. Innenlagenkerns	07	Exposure and development of inner layer core
08	Blaukontrolle des Innenlagenkerns	08	Resist mark check “blue-check”
09	Ätzen des Innenlagenkerns	09	Etching of Inner layer core
10	Laminat strippen	10	Dry film strip
11	Braunoxidieren	11	Brown oxid treatment
12	Referenzbohrung nach dem Ätzprozess	12	Post etch drilling process – Post etch punch
13	Innenlagen AOI Überprüfung	13	AOI innerlayer inspection
14	Schichten	14	Layer stack up
15	Verpressen	15	Multilayer lamination process
16	Besäumen	16	Trimming etches
17	Röntgenbohren	17	Drill of new reference holes by x-ray analysis
18	Paketieren	18	Layer packaging

Die Arbeitsschritte beim Herstellen einer Leiterplatte

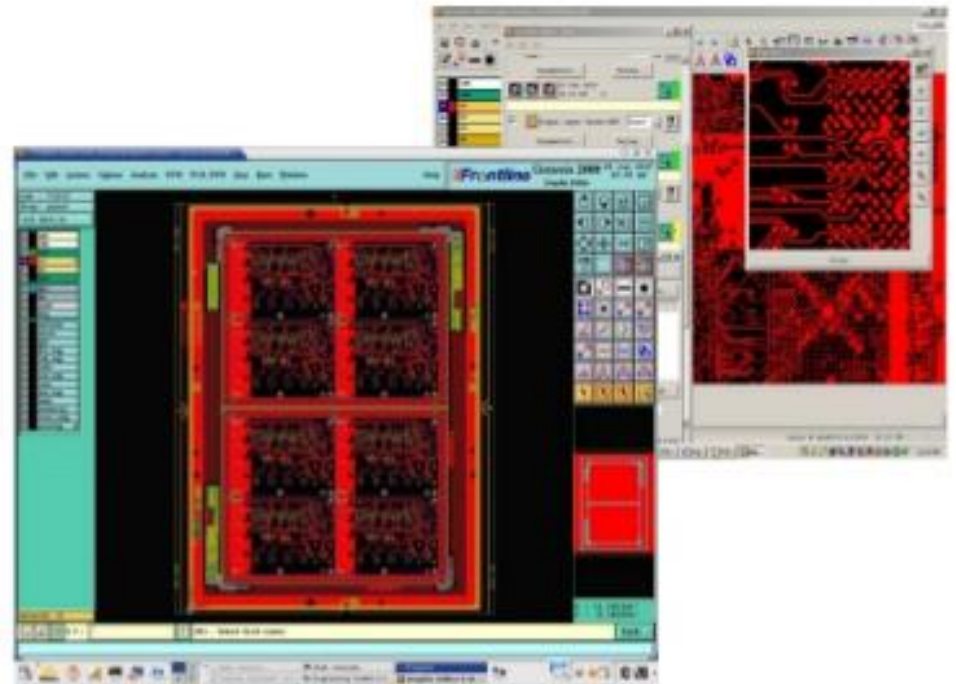
The steps to manufacture a PCB

Herstellen einer Leiterplatten			
Arbeitsschritt		Step	
19	Bohren	19	Drilling process
20	Bürsten	20	Brushing process
21	Desmear	21	Deasmearing
22	Durchkontaktieren	22	Copper desposition
23	Laminieren der Aussenlagen	23	Outer dry film lamination process
24	Belichten und Entwickeln	24	Exposure and development
25	Galvanische Kupferabscheidung	25	Copper plate process
26	Galvanische Zinnabscheidung	26	Tin plate process
27	Laminat strippen	27	Outer layer dry film strip
28	Ätzen und Zinn strippen	28	Copper etch and tin strip process
29	AOI Prozess	29	AOI inspection process
30	Lötstopmmaske aufbringen	30	Photo imageable solder mask process
31	Belichten und Entwickeln	31	Mask espose, develop and cure
32a	Kundenspezifischen Oberfläche Heißluftverzinnung HAL	32a	Finish - Hot Air Leveling HAL lead free
32b	Kundenspezifischen Oberfläche – chem. Ni/Au	32b	Finish - ENIG chem. Ni/Au finish process
32c	Goldstecker und selektives Gold	32c	Hard gold process
33	Siebdruck / Legend print – component marking	33	Legend print - component marking
34	Konturfräsen und Ritzen / Routing process	34	Routing process
35	Elektrischer Test / Electrical test	35	Electrical test
36	Endkontrolle / Final inspection	36	Final inspection

Arbeitsschritt 01 / Step 01

► Aufbereitung der Kundendaten / DFM – Design for Manufacturing

Auf Basis der Gerberdaten und der Dokumentation wird die Machbarkeit abschließend abgeklärt und die Produktion wird vorbereitet.



Arbeitsschritt 02 / Step 02

▶ Technische Fragen an den Kunden:

Mit den bekannten design-rule-checks lassen sich noch lange nicht alle "versteckten fouls" insbesondere bei hochlagigen Multilayern erkennen. Die Kontrolle sollte sich auf folgende Daten beziehen:

- ▶ - Leiterbahnbreite/-abstand
- ▶ - Lötauge Restring
- ▶ - Kupferverteilung
- ▶ - Abstand metallisierte Bohrung zu innenliegende Leiterbahn (ML)
- ▶ - Pitch-Abstände (el. Prüfung)
- ▶ - Kupferabstand zur Kontur
- ▶ - NDK-Bohrungen in Masseflächen (Tentfläche)
- ▶ - freiliegende Leiterbahnenenden
- ▶ - Herstellerlogo?, Datumscode?,
- ▶ - Änderungsindex
- ▶ - Lötstopplackfreistellungen
- ▶ - etc.

Arbeitsschritt 03 und 04 / Step 03 - 04

▶ Materialvorbereitung:

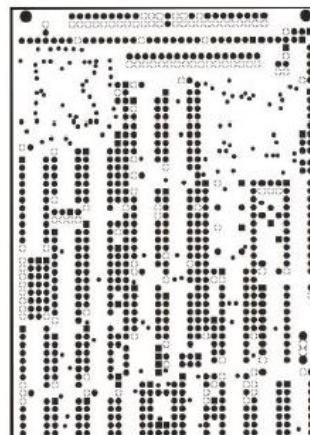


▶ Arbeitsfilmherstellung mittels Laserplotter:

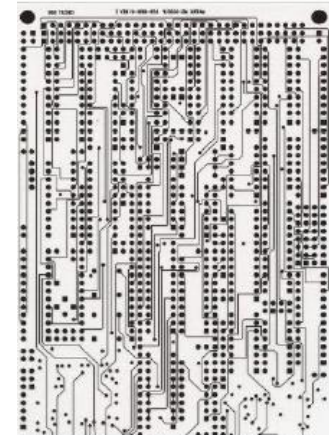
Beispiele für Arbeitsfilme:



Innenlage negativ



Innenlage Ground negativ

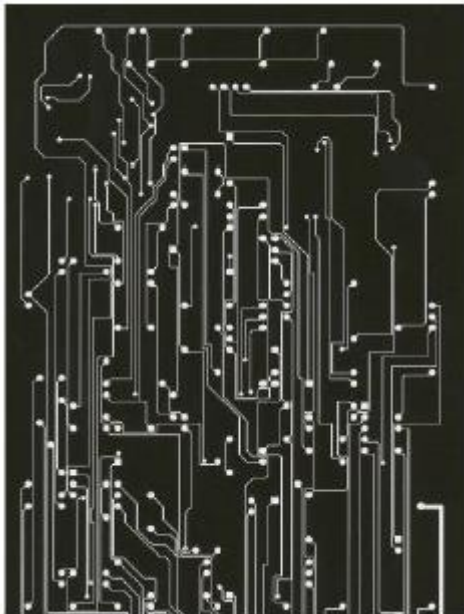


Außenlage positiv

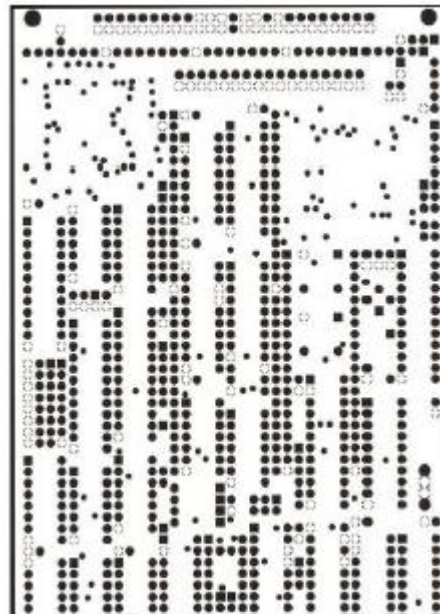
Arbeitsschritt 04 / Step 04

▶ Arbeitsfilmherstellung mittels Laserplotter:

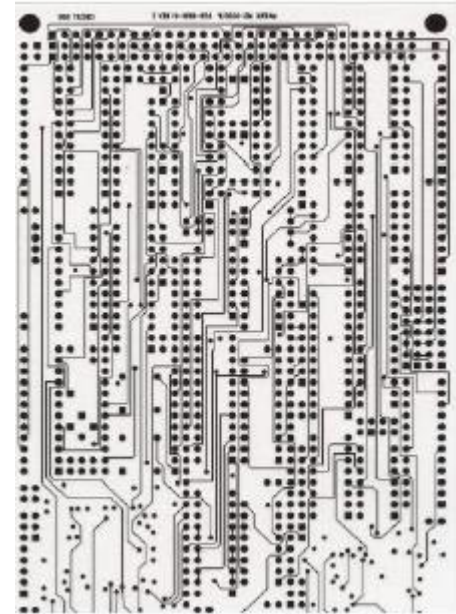
Beispiele für Arbeitsfilme:



Innenlage negativ



Innenlage Ground negativ



Außenlage positiv

Arbeitsschritte 5 - 10 / Step 5 - 10

► Übersicht Prozesse Innenlagenkern

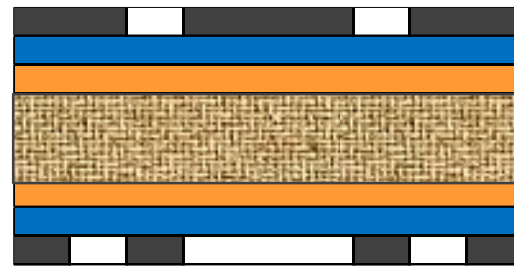
Reinigen:



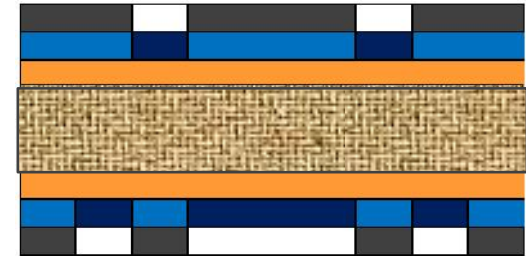
Laminieren:



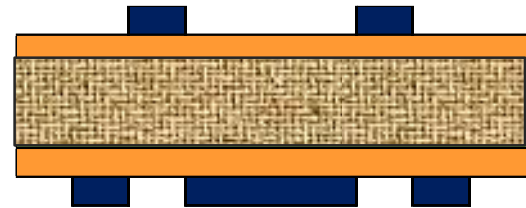
Belichtung
Innen-
Lagenkern
mit UV Licht:



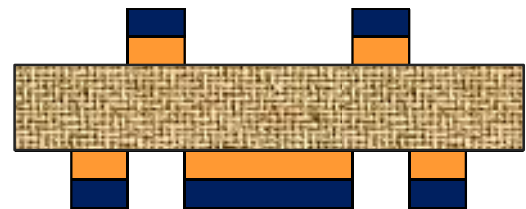
Weißer
Fläche im
Film wird
Leiterbahn:



Entwicklung
Innen-
lagenkern:



Ätzen
Innen-
lagenkern:



Laminat
strippen:



Arbeitsschritt 11 - 13 / Step 11 - 13

▶ Referenzbohrungen nach dem Ätzprozess

▶ Innenlagen AOI Prüfung

▶ Braunoxidieren

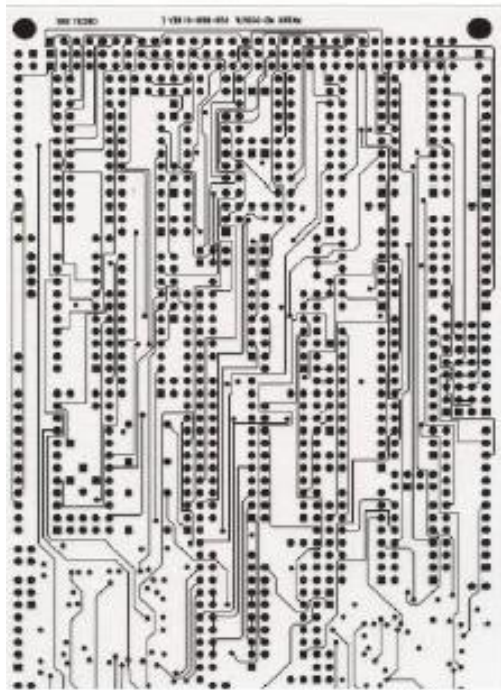
Aufräuen der Innenlagen-Kupferbilder, um eine gute Kupferlaminathaftung zwischen den einzelnen Multilayer-Schichten sicherzustellen. Dieser chemische Prozess wird Braunoxydieren genannt.



Arbeitsschritt 24 / Step 24

▶ Arbeitsfilmherstellung mittels Laserplotter:

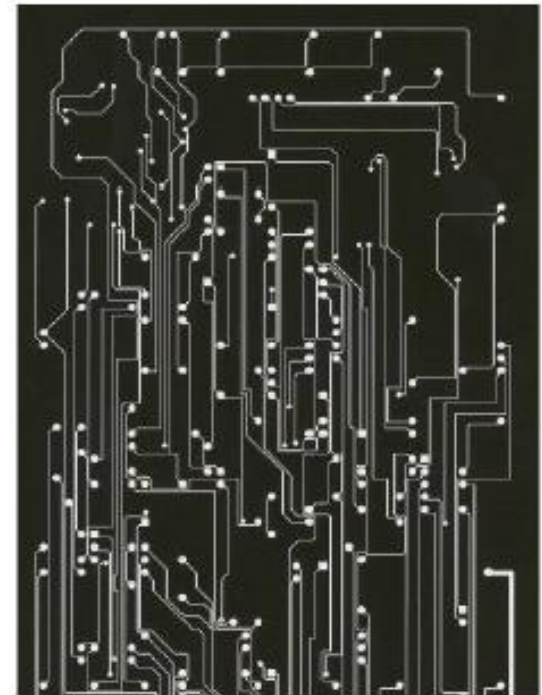
Beispiele für Arbeitsfilme:



Außenlage positiver Film

Außenlage:
Der Rest wird von Resist abgedeckt, das Leiterbild kann damit aufgekupfert werden.

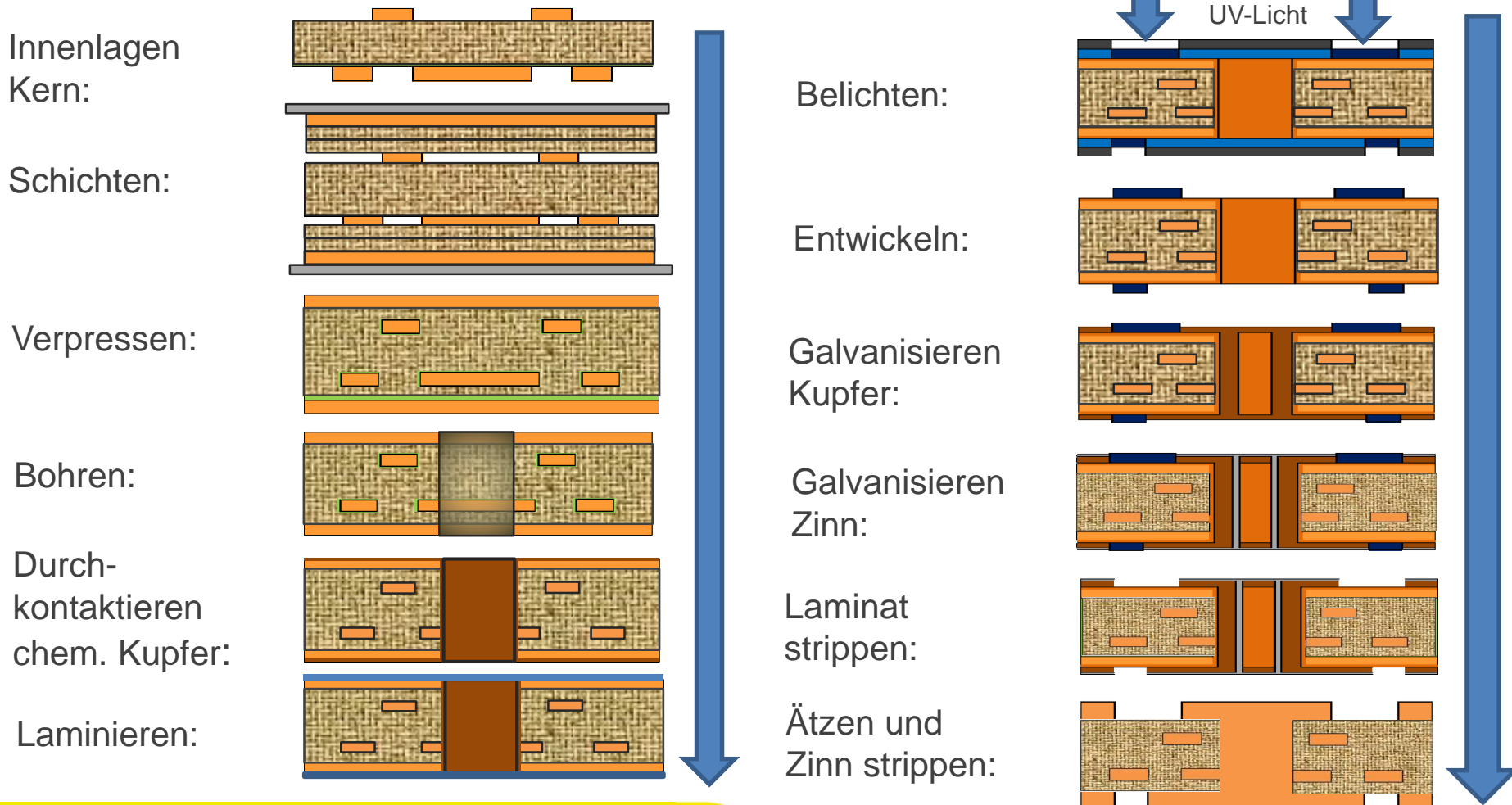
Innenlage:
Leiterbild von Resist abgedeckt und bleibt als Kupferfläche stehen.



Innenlage negativer Film

Arbeitsschritte 14 - 28 / Steps 14 -28

► Übersicht Prozesse Außenlagen



▶ AOI Prozess

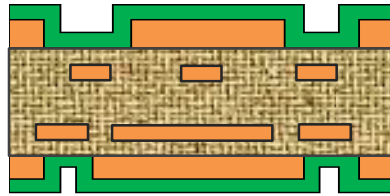
Nach dem Ätz- und Zinnstripp-Prozess liegt das erste Mal eine Leiterplatte als komplett elektrisch funktionsfähiges Bauteil vor. Daher wird nach diesen wichtigen Arbeitsschritten eine Qualitätsprüfung zur Kontrolle der Leiterbilder und der Durchkontaktierungen vorgenommen. Diese kann entweder visuell auf Leuchtpulten und Vergrößerungseinrichtungen durchgeführt werden oder, bei komplexen Schaltungen, mittels AOI.



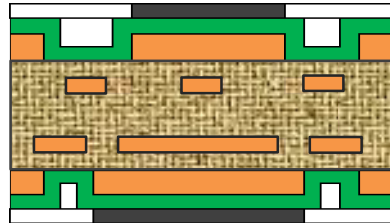
Arbeitsschritte 30 - 32 / Steps 30 - 32

► Übersicht Prozesse Soldermask u. Finish

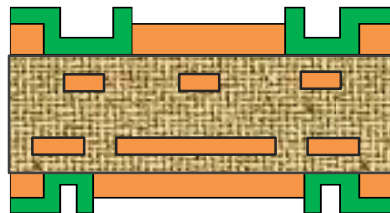
Lötstopmmaske
Aufbringen:



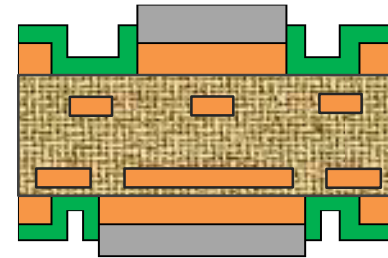
Lötstopmmaske
Belichten:



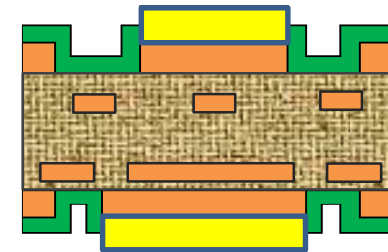
Lötstopmmaske
Entwickeln:



Oberfläche
HAL:



Oberfläche
ENIG:



Alternative
Oberflächen wie:
ENEPIG, Chem. Sn
etc.

Arbeitsschritte 32 / Step 32

► Herstellung unterschiedlicher Oberflächen:



Oberflächen / Surface Finishes

Lieferbare Oberflächen / Surface Finishes:	
Technologie / Technology	Technische / Technical Parameter
Heißluftverzinnung / HASL	S: IPC-6012
Heißluftverzinnung bleifrei / HASL Lead-free	S: IPC-6012
Chem. Gold / ENIG Electroless Nickel Immersion Gold	M: Ni: 3-6µm [118.1-236.2µin] Au: 0,05-0,1µm [2-5µin] S: IPC-4552
ENEPIG Electroless Nickel Electroless Palladium Immersion Gold	M: Ni: 3-6µm [118.1-236.2µin] Pd: 0,05-0,15µm [2-12µin] Au: 0,05-0,1µm [1.97µin] S: IPC-4552 /Ni/Au), ASTM-B-679 (Pd)
Hard Gold	M: Au: min. 0,75 [30µin]; M: Flash Gold: 0,12-0,38 [5-15µin] S: ASTM-B-488
Chem. Silber / Immersion Silver	M: Ag: 0,15-0,45µm [6-18µin] S: IPC-4553 C: MacDermid Sterling Silver
Chem. Zinn / Immersion Tin	M: Sn: min. 0,76µm [30µin] S: IPC-4554
Organische Oberfläche / OSP Organic Solderability Preservative	S: IPC-6012 C: Enthone Entec Plus HAT
Kohlepastendruck / Carbon Ink	M: C: 8-20µm [314-787µin] Widerst. <50Ω

S: = Spezifikation / Specification

M: = Materialbandbreite / Range

C: = Chemie / Chemistry

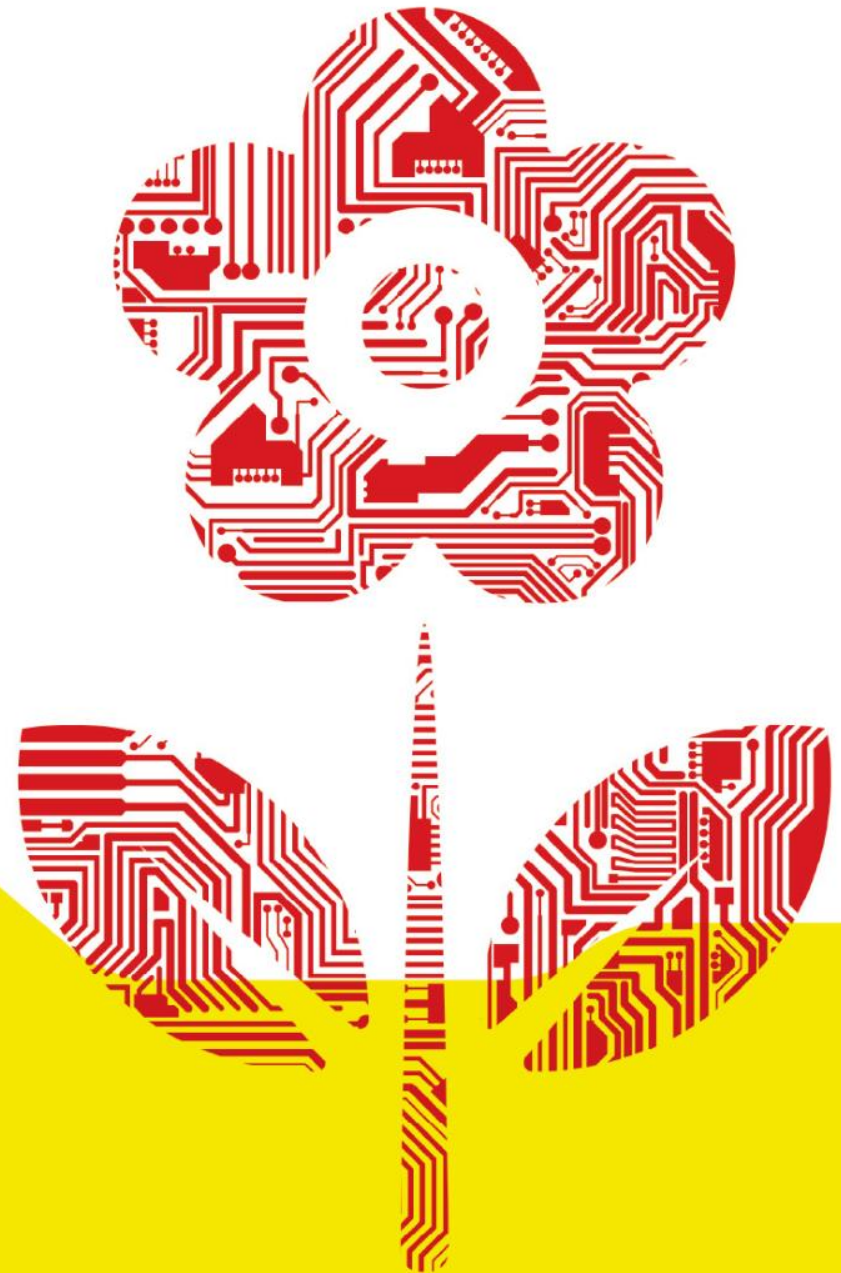
Arbeitsschritte 32 - 36 / Steps 32 - 36

- ▶ Goldstecker und selektives Hard-Gold
- ▶ Positionsdruck
- ▶ Konturfräsen und Ritzen
- ▶ Elektrischer Test
- ▶ Endkontrolle



THANK'S FOR LISTENING

Danke für's Zuhören



FINELINE
EXCELLENCE IN PCB